

GALLIUM NITRIDE BASED SEMICONDUCTOR LIGHT EMITTING ELEMENT AND ITS MANUFACTURING METHOD

Patent Number: JP2001217503

Publication date: 2001-08-10

Inventor(s): KIDOGUCHI ISAO;; ISHIBASHI AKIHIKO;; SUGAWARA TAKESHI;; TSUJIMURA AYUMI;; MIYANAGA RYOKO;; KUME MASAHIRO;; BAN YUZABURO

Applicant(s): MATSUSHITA ELECTRIC IND CO LTD

Requested Patent: ☐ JP2001217503

Application Number: JP20000025929 20000203

Priority Number (s):

IPC

Classification: H01S5/22; H01L33/00

EC

Classification:

Equivalents:

Abstract

PROBLEM TO BE SOLVED: To form a GaN based semiconductor laser of high reliability with superior yield.

SOLUTION: After an N-AlGaIn clad layer is deposited on a substrate, the clad layer is worked in a ridge type, and a ridge side surface and a recess bottom part are covered with SiNx. The C face of the clad layer is made seed crystal, and an N-optical guide layer, an active layer, a P-light guide layer, a P-clad layer and a P-GaN layer are grown, thereby forming the GaN based semiconductor laser. As a result, a single transverse mode laser of high reliability can be formed with superior yield.

Data supplied from the esp@cenet database - 12

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2001-217503
(P2001-217503A)

(43)公開日 平成13年 8月10日 (2001.8.10)

(51)Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 1 S 5/22		H 0 1 S 5/22	5 F 0 4 1
H 0 1 L 33/00		H 0 1 L 33/00	C 5 F 0 7 3

審査請求 未請求 請求項の数 7 O L (全 12 頁)

(21)出願番号	特願2000-25929(P2000-25929)	(71)出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22)出願日	平成12年 2月 3日 (2000.2.3)	(72)発明者	木戸口 勲 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(72)発明者	石橋 明彦 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(74)代理人	100097445 弁理士 岩橋 文雄 (外 2 名)

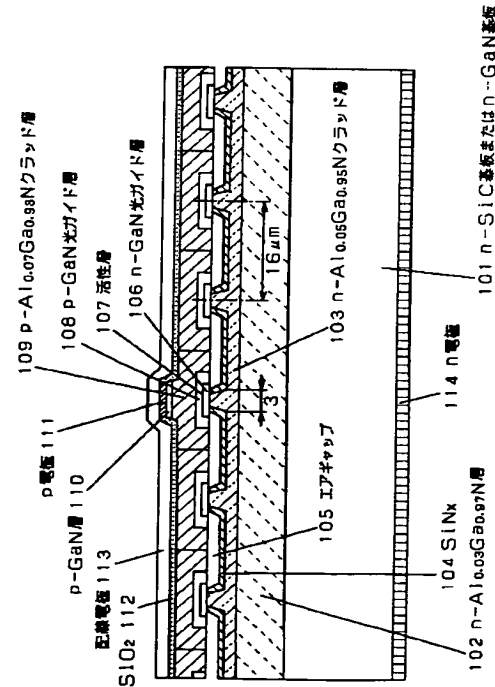
最終頁に続く

(54)【発明の名称】 GaN系半導体発光素子およびその製造方法

(57)【要約】

【課題】 信頼性の高いGaN系半導体レーザを歩留まりよく作製する。

【解決手段】 基板にn-AlGaInクラッド層まで堆積した後、該n-AlGaInクラッド層をリッジ状に加工し、リッジ側面とリセス底部とをSiNxで被覆し、n-AlGaInクラッド層のC面を種結晶としてn-光ガイド層、活性層、p-光ガイド層、pクラッド層、p-GaN層を成長させて、GaN系半導体レーザを作製することで、信頼性の高い単一横モードのレーザを歩留まりよく作製できる。



【特許請求の範囲】

【請求項 1】 GaN 系結晶をリッジ状に加工する工程と、リッジ側面とリセス底部とを非晶質絶縁膜で被覆する工程と、前記 GaN 系結晶の表面に露出した部分を種結晶として活性層構造を積層する工程と、前記種結晶の上部に電極を形成する工程を有することを特徴とする GaN 系半導体発光素子の製造方法。

【請求項 2】 基板上に第一のクラッド層まで堆積する工程と、前記第一のクラッド層をリッジ状に加工する工程と、リッジ側面とリセス底部とを非晶質絶縁膜で被覆する工程と、表面に露出した部分を種結晶として活性層構造、第二のクラッド層を積層する工程と、リッジ状の第一のクラッド層の上部に電極を形成する工程を有することを特徴とする GaN 系半導体発光素子の製造方法。

【請求項 3】 基板上に GaN 系結晶を堆積した後、前記 GaN 系結晶をリッジ状に加工する工程と、リッジ側面とリセス底部とを非晶質絶縁膜で被覆する工程と、第二の GaN 系結晶を堆積した後前記第二の GaN 系結晶の前記非晶質絶縁膜の上部に第二のリッジ形成する工程と、前記第二のリッジ側面とリセス底部とを非晶質絶縁膜で被覆する工程と、前記第二の GaN 系結晶の表面に露出した部分を種結晶として活性層構造を積層する工程とを有する GaN 系半導体発光素子の製造方法。

【請求項 4】 活性層構造が光ガイド層と量子井戸活性層からなることを特徴とする請求項 1 または 2 に記載の GaN 系半導体発光素子の製造方法。

【請求項 5】 非晶質絶縁膜が SiN_x 、 SiO_2 、 SiO_N 、 Al_2O_3 、 AlNO 、 TiO_2 、 ZrO_2 、 Nb_2O_5 のいずれかであることを特徴とする請求項 1 から 3 のいずれかに記載の GaN 系半導体発光素子の製造方法。

【請求項 6】 1 ミクロン以上の厚さの配線電極が活性層上部に設けられていることを特徴とする GaN 系半導体発光素子。

【請求項 7】 3 ミクロン以上の厚さの配線電極が活性層上部に設けられていることを特徴とする GaN 系半導体発光素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は光情報処理分野などへの応用が期待されている GaN 系半導体レーザなどの GaN 系半導体発光素子および製造方法に関するものである。

【0002】

【従来の技術】 V 族元素に窒素 (N) を有する窒化物半導体は、そのバンドギャップの大きさから、短波長発光素子の材料として有望視されている。中でも窒化ガリウム系化合物半導体 (GaN 系半導体: $\text{Al}_x\text{Ga}_y\text{In}_z\text{N}$ ($0 \leq x, y, z \leq 1, x + y + z = 1$)) は研究が盛んに行われ、青色発光ダイオード (LED)、緑色 LED が実用化されている。また、光ディスク装置の大容量

量化のために、400nm 帯に発振波長を有する半導体レーザが熱望されており、GaN 系半導体を材料とする半導体レーザが注目され現在では実用レベルに達しつつある。

【0003】 図 12 はレーザ発振が達成されている GaN 系半導体レーザの構造断面図 (概略図) である。サファイア基板 1201 上に有機金属気相成長法 (MOVPE 法) により GaN バッファ層 1202、n-GaN 層 1203、n-AlGaIn クラッド層 1204、n-GaN 光ガイド層 1205、 $\text{Ga}_{1-x}\text{In}_x\text{N}/\text{Ga}_{1-x}\text{In}_y\text{N}$ ($0 < y < x < 1$) から成る多重量子井戸 (MQW) 活性層 1206、p-GaN 光ガイド層 1207、p-AlGaIn クラッド層 1208、p-GaN コンタクト層 1209 が成長される。そして p-GaN コンタクト層 1209 上に 3 ミクロン程度の幅のリッジストライプが形成され、その両側は SiO_2 1211 などの絶縁物によって埋め込まれる。その後リッジストライプおよび SiO_2 1211 上に例えば Ni/Au から成る p 電極 1210、また一部を n-GaN 層 1203 が露出するまでエッチングした表面に例えば Ti/Al から成る n 電極 1212 が形成される。本素子において n 電極 1212 を接地し、p 電極 1210 に順方向の電圧を印可すると、MQW 活性層 1206 に向かって p 電極 1210 側からホールが、また n 電極 1212 側から電子が注入され、前記 MQW 活性層 1206 内で光学利得を生じ、発振波長 400nm 帯のレーザ発振を起こす。MQW 活性層 1206 の材料である $\text{Ga}_{1-x}\text{In}_x\text{N}/\text{Ga}_{1-x}\text{In}_y\text{N}$ 薄膜の組成や膜厚によって発振波長は変化する。現在室温以上での連続発振が実現されている。

【0004】

【発明が解決しようとする課題】 このレーザはリッジストライプの幅と高さを制御することによって、水平方向の横モードにおいて基本モードでレーザ発振するような工夫が成される。すなわち、基本横モードと高次モード (1 次以上のモード) の光閉じ込め係数に差を設けることで、基本横モードでの発振を可能としている。

【0005】 このリッジ形状の形成には、主にドライエッチングが用いられる。エッチングガスとして、例えば塩素などが用いられる。前述のように横モード制御のためには、リッジの高さ (すなわち、被エッチング膜である p-AlGaIn クラッド層 1208 の残し厚) を正確にコントロールする必要がある。そのためにレーザ干渉を用いたエッチング量のモニターやプラズマ分光による終点検出器などの工夫が成される場合がある。しかしながら、これらは必ずしも精密な制御を可能としているわけではなく、これらエッチング・モニターを用いても歩留まりを向上させることは難しい。

【0006】 また、ドライエッチング時に活性層近傍にダメージを与える場合もあり、レーザ特性を悪化させるという不具合を生じる場合がある。

【0007】本発明は上記の事情を鑑みてなされたものであり、量産性に優れたGaN系半導体レーザを提供するものである。特に高出力駆動時に安定な単一横モード発振が要求される光ディスク用レーザへの応用において効果的である。

【0008】

【課題を解決するための手段】本発明のGaN系半導体素子の製造方法は、GaN系結晶をリッジ状に加工する工程と、リッジ側面とリセス底部とを非晶質絶縁膜で被覆する工程と、該GaN系結晶の表面に露出した部分を種結晶として活性層構造を積層する工程と、上記種結晶の上部に電極を形成する工程とを有している。

【0009】本発明の別のGaN系半導体素子の製造方法は、基板上に第一のクラッド層まで堆積する工程と、該第一のクラッド層をリッジ状に加工する工程と、リッジ側面とリセス底部とを非晶質絶縁膜で被覆する工程と、表面に露出した部分を種結晶として活性層構造、第二のクラッド層を積層する工程と、リッジ状の第一のクラッド層の上部に電極を形成する工程とを有している。

【0010】本発明の更に別のGaN系半導体の製造方法は、基板上にGaN系結晶を堆積した後、該GaN系結晶をリッジ状に加工する工程と、リッジ側面とリセス底部とを非晶質絶縁膜で被覆する工程と、第二のGaN系結晶を堆積した後該第二のGaN系結晶の上記非晶質絶縁膜の上部に第二のリッジ形成する工程と、該第二のリッジ側面とリセス底部とを非晶質絶縁膜で被覆する工程と、上記第二のGaN系結晶の表面に露出した部分を種結晶として活性層構造を積層する工程とを有している。

【0011】また、本発明のGaN系半導体レーザは、好ましくは、活性層構造が光ガイド層と量子井戸活性層から構成されている。

【0012】また、本発明のGaN系半導体の製造方法は、好ましくは、非晶質絶縁膜としてSiNx、SiO₂、SiON、Al₂O₃、AlNO、TiO₂、ZrO₂、Nb₂O₅を用いている。

【0013】これらの堆積方法として電子サイクロトロン共鳴（ECR）プラズマ、特にECRスパッタを用いることができる。

【0014】また、本発明の別のGaN系半導体レーザは、1ミクロン以上の厚さ、望ましくは3ミクロン以上の厚さの配線電極が活性層上部に設けられている。

【0015】

【発明の実施の形態】以下、本発明の実施の形態について図面を用いて詳細に説明する。なお、本発明の製造方法は、窒化物半導体の成長方法はMOVPE法に限定するものではなく、ハイドライド気相成長法（HVPE法）など、窒化物半導体層を成長させるためにこれまで提案されている全ての方法に適用できる。また、本発明のGaN系半導体とは、Al_xGa_yIn_zN（x+y+z=1）の

z=1）のことをいう。

【0016】（実施の形態1）図1は第1の実施例を示すGaN系半導体レーザの構造断面図である。このレーザの作製方法を工程順に図2から図4に示す。

【0017】図1に示すレーザの作製方法は以下の通りである。

【0018】まず、SiCやGaNなどの基板101上にn-Al_{0.03}Ga_{0.97}N層102（厚さ0.2ミクロン）、n-Al_{0.05}Ga_{0.95}Nクラッド層103（厚さ0.7ミクロン）を堆積する（図2）。この時、主面（表面）はC面になっている。次に、フォトリソグラフィ技術、ドライエッチング技術を用いてn-Al_{0.05}Ga_{0.95}Nクラッド層103をリセス状（凹状）に加工し、周期的なリッジストライプを形成する。そしてECRスパッタ法などの絶縁膜堆積技術を用いてリッジ形状の側面とリセス底面に非晶質絶縁膜であるSiNx104を堆積する（図3）。この時、リッジストライプの周期は16ミクロン、リッジ部の幅は約3ミクロンである。この3ミクロンという幅はレーザの基本横モード発振を可能とするものである。また、ストライプの方向はGaNの<1-100>方向である。

【0019】リッジの頂上に露出した（0001）面n-Al_{0.05}Ga_{0.95}Nクラッド層103を種結晶として減圧MOVPE法によってn-GaN光ガイド層106（厚さ0.2ミクロン）、多重量子井戸（MQW）活性層107、p-GaN光ガイド層108（厚さ0.1ミクロン）、p-Al_{0.07}Ga_{0.93}Nクラッド層109（厚さ2ミクロン）、p-GaN層110（厚さ0.05ミクロン）を順次堆積する（図4）。図4において、p-Al_{0.07}Ga_{0.93}Nクラッド層109はエアギャップ105の中央付近で合体している。

【0020】その後、p-GaN層110上にp電極111を堆積し、p電極111、p-GaN層110とp-Al_{0.07}Ga_{0.93}Nクラッド層109を幅5ミクロン程度のリッジ状に加工する。露出したp-Al_{0.07}Ga_{0.93}Nクラッド層109上にはAlNやSiO₂などの絶縁膜112を被覆し、電流狭窄構造を形成する。絶縁膜112の形成方法は、図3の場合と同様にECRスパッタを用いている。p電極111と絶縁膜112上には5ミクロンのAuから成る配線電極113が形成されている。

【0021】最後に、導電性基板101の裏面にn電極114を形成する。

【0022】このようにして図1に示される本発明のGaN系半導体レーザは作製される。

【0023】本素子においてn電極114と配線電極113の間に電圧を印加すると、MQW活性層107に向かってp電極110から正孔がn電極114から電子が注入され、活性層で利得を生じ、403nmの波長でレーザ発振を起こす。MQW活性層107は厚さ3nmの

Ga_{0.5}In_{0.2}N井戸層と厚さ6nmのGa_{0.5}Nバリア層から構成されている

【0024】図1の構造の特徴は、光の横モード制御をn側（活性層の下部、基板側）で行っている点である。すなわち、ドライエッチングによって幅3ミクロンのリッジを形成されたn-A_{1.0.05}Ga_{0.95}Nクラッド層103の上に結晶成長によって活性層構造（ここで言う活性層構造とは、光ガイド層、活性層から構成される積層構造を言う）を形成させている。このため従来の課題であった活性層へのエッチングダメージやリッジの高さの制御性の問題を容易に解決することができる。

【0025】従来は、横モード制御のために、第一のクラッド層1204、活性層1206、第二のクラッド層1208を積層した後、活性層1206のごく近くまで第二のクラッド層1208をリッジストライプ状に加工していた。このリッジ形状の形成には、主にドライエッチングが用いられる。そのために活性層へのダメージが懸念されていた。

【0026】また、横モード制御のためには、リッジの高さ（すなわち、被エッチング膜であるp-A_{1.0}GaNクラッド層1208の残し厚）を正確にコントロールする必要がある。従来、エッチングレートから換算した時間制御が主として用いられ、制御性に問題があった。これを解決するために、レーザ干渉計やブラズマ分光による終点検出器などの工夫が成される場合があるが、これらは必ずしも精密な制御を可能としているわけではなく、生産性の低下などの問題は残されている。

【0027】本実施例は活性層へのエッチングダメージの影響の回避のみならず、結晶成長によってクラッド層のリッジの高さ（図1においては活性層の下光ガイド層106）を形成しているため、生産性に優れていると言える。

【0028】ただし、本実施例においても、電流狭窄構造とするために活性層を堆積した後にp-A_{1.0.07}Ga_{0.93}Nクラッド層109をリッジストライプ状に加工している。しかし、このリッジの高さは0.5ミクロン程度であり、活性層との距離は1ミクロン以上あり、ドライエッチングによるエッチングダメージが活性層に影響することはない。また、p型のGa_{0.5}N系結晶の比抵抗は高く、バイアスを印加した際に正孔は垂直に活性層へ注入され、横方向に広がることはないため、0.5ミクロン程度の比較的小さな段差で電流狭窄の効果は十分と言える。

【0029】（実施の形態2）図6は第2の実施例を示すGa_{0.5}N系半導体レーザの構造断面図である。このレーザの作製方法を工程順に図7から図11に示す。

【0030】図6に示すレーザの作製方法は以下の通りである。まず、サファイア基板601上に500℃でTMGとNH₃とを供給してGa_{0.5}Nバッファ層を堆積する。その後、1020℃まで昇温させ、TMGとNH₃

とを供給しGa_{0.5}N層602（膜厚1ミクロン）を堆積する（図7）。この時、主面（表面）はC面になっている。

【0031】次に、フォトリソグラフィ技術、ドライエッチング技術を用いてGa_{0.5}N層602をリセス状（凹状）に加工し、周期的なリッジストライプを形成する。そしてECRスパッタ法などの絶縁膜堆積技術を用いてリッジ形状の側面とリセス底面に非晶質絶縁膜であるSi₃N₄603（厚さ10nm）を堆積する（図8）。この時、リッジストライプの周期は16ミクロン、リッジ部の幅は約4ミクロンである。また、ストライプの方向はGa_{0.5}Nの<1-100>方向である。

【0032】リッジの頂上に露出したGa_{0.5}N層602のC面を種結晶として減圧MOVPE法によってエアギャップ604、n-A_{1.0.03}Ga_{0.97}N層605（厚さ2ミクロン）、n-A_{1.0.1}Ga_{0.9}N/n-Ga_{0.5}N超格子コンタクト層606（厚さ2ミクロン）、n-A_{1.0.07}Ga_{0.93}Nクラッド層607（厚さ0.5ミクロン）を順次堆積する（図9）。n-A_{1.0.03}Ga_{0.97}N層605はエアギャップ604の中央部付近で合体し合体部901を形成している。

【0033】次に、n-A_{1.0.07}Ga_{0.93}Nクラッド層607をリセス状（凹状）に加工し、周期的なリッジストライプを形成する。この時、エッチングがn-A_{1.0.1}Ga_{0.9}N/n-Ga_{0.5}N超格子コンタクト層606まで至っても構わない。そしてリッジ形状の側面とリセス底面にSi₃N₄608（厚さ10nm）を堆積する（図10）。この時、リッジストライプの周期は16ミクロン、リッジ部の幅は約3ミクロンである。また、約3ミクロンのリッジ部はエアギャップ604上部の貫通転位の少ない領域に形成されている。

【0034】リッジの頂上に露出したn-A_{1.0.07}Ga_{0.93}Nクラッド層607のC面を種結晶として減圧MOVPE法によってエアギャップ609、n-Ga_{0.5}N光ガイド層610（厚さ0.2ミクロン）、多重量子井戸（MQW）活性層611、p-Ga_{0.5}N光ガイド層612（厚さ0.1ミクロン）、p-A_{1.0.07}Ga_{0.93}Nクラッド層613（厚さ2ミクロン）、p-Ga_{0.5}N層614（厚さ0.05ミクロン）を順次堆積する（図11）。p-A_{1.0.07}Ga_{0.93}Nクラッド層613はエアギャップ609の中央部付近で合体している。

【0035】その後、p-Ga_{0.5}N層614上にp電極615を堆積し、p電極615とp-Ga_{0.5}N層614、p-A_{1.0.07}Ga_{0.93}Nクラッド層613を幅5ミクロン程度のリッジ状に加工する。露出したp-A_{1.0.07}Ga_{0.93}Nクラッド層613上にはSiO₂などの絶縁膜616を被覆し、電流狭窄構造を形成する。絶縁膜616の形成方法は、図8の場合と同様にECRスパッタを用いている。p電極615と絶縁膜616上には5ミクロンのAuから成る配線電極618が形成されている。

【0036】また、 $n\text{-AlGaIn}/n\text{-GaIn}$ 超格子コンタクト層606の一部が露出するまでエッチングを行った表面には、 n 電極617と配線電極619が形成されている。

【0037】このようにして図6に示される半導体レーザを作製することができる。

【0038】本素子において n 電極617と p 電極615の間に電圧を印加すると、MQW活性層611にキャリアが注入され、活性層で利得を生じ、402nmの波長でレーザ発振を起こす。MQW活性層611は厚さ3nmの $\text{Ga}_{0.8}\text{In}_{0.2}\text{N}$ 井戸層と厚さ6nmの GaIn バリア層から構成されている。

【0039】結晶成長において、少なくともラテラル成長した $n\text{-Al}_{0.03}\text{Ga}_{0.97}\text{N}$ 層605や $p\text{-Al}_{0.07}\text{Ga}_{0.93}\text{N}$ クラッド層613が合体するまでは200 Torrと比較的低い圧力で成長を行っている。これは、減圧ほど C 軸方向の成長速度に対し A 軸方向(GaIn の $\langle 11-20 \rangle$ 方向)の成長速度が増大するため、早く合体するためである。これに対し活性層は圧力を上げて300 Torrで行っている。これは、圧力を上げた方が、蒸気圧の高い In の蒸発を抑制でき、良質の活性層を形成しやすいためである。したがって、レーザ構造を作製する際には成長圧力を変えることになる。これを達成するためには圧力可変の機能を有する1つの結晶成長炉で行ってもよいし、各々の成長圧力を有する2つの結晶成長炉を用いてもよい。

【0040】図6の構造の特徴は図1と同様に、光の横モード制御を n 側(活性層の下部、基板側)で行っている点である。予め、ドライエッチングによって幅3ミクロンのリッジを形成された $n\text{-Al}_{0.05}\text{Ga}_{0.95}\text{N}$ クラッド層607の上に結晶成長によって活性層構造(ここで言う活性層構造とは、光ガイド層、活性層から構成される積層構造を言う)を形成させている。このため従来の課題であった活性層へのエッチングダメージやリッジの高さの制御性の問題を容易に解決することができる。

【0041】従来は、横モード制御のために、第一のクラッド層1204、活性層1206、第二のクラッド層1208を積層した後、活性層1206のごく近くまで第二のクラッド層1208をリッジストライプ状に加工していた。このリッジ形状の形成には、主にドライエッチングが用いられる。そのために活性層へのダメージが懸念されていた。

【0042】また、横モード制御のためには、リッジの高さ(すなわち、被エッチング膜である $p\text{-AlGaIn}$ クラッド層1208の残し厚)を正確にコントロールする必要がある。従来、エッチングレートから換算した時間制御が主として用いられ、制御性に問題があった。これを解決するために、レーザ干渉計やブラズマ分光による終点検出器などの工夫が成される場合があるが、これらは必ずしも精密な制御を可能としているわけではな

く、生産性の低下などの問題は残されている。

【0043】本実施例は活性層へのエッチングダメージの影響の回避のみならず、結晶成長によってクラッド層のリッジの高さ(図6においては活性層の下の光ガイド層610)を形成しているため、生産性に優れていると言える。

【0044】ただし、本実施例においても、電流狭窄構造とするために活性層を堆積した後に $p\text{-Al}_{0.07}\text{Ga}_{0.93}\text{N}$ クラッド層613をリッジストライプ状に加工している。しかし、このリッジの高さは0.5ミクロン程度であり、活性層との距離は1ミクロン以上あり、ドライエッチングによるエッチングダメージが活性層に影響することはない。また、 p 型の GaIn 系結晶の比抵抗は高く、バイアスを印加した際に正孔は垂直に活性層へ注入され、横方向に広がることはないため、0.5ミクロン程度の比較的小さな段差で電流狭窄の効果は十分と言える。

【0045】図6において、リッジ状の $n\text{-Al}_{0.07}\text{Ga}_{0.93}\text{N}$ クラッド層607の下部には Al を含有する低屈折率の層のみが存在し、さらにその下部には、より屈折率の小さなエアギャップ604があるため、クラッド層と基板との間に寄生的な導波路が形成されず、光の漏れによる活性層の光閉じ込め係数の減少が生じにくい。

【0046】なお、この効果はエアギャップ604の厚みに依存する。計算機シミュレーションの結果、エアギャップ604の厚さが少なくとも200Å程度あれば、 $n\text{-GaIn}$ 層602への光の漏れがほとんどないことが分かった。

【0047】また、 $n\text{-Al}_{0.07}\text{Ga}_{0.93}\text{N}$ クラッド層607の下部の AlGaIn 層の Al 組成は、2%以上、望ましくは4%以上とすることで、光の漏れを抑制できることがわかっている。

【0048】種結晶であるリッジ状 GaIn 層602上部は約 $1 \times 10^9 \text{ cm}^{-2}$ と貫通転位が多く存在するが、エアギャップ604の上部の横方向成長した部分は転位密度が $1 \times 10^7 \text{ cm}^{-2}$ 以下まで低減できている。本発明では、このエアギャップ604上部の、転位の少ない領域に活性領域、つまりリッジ状の電流注入領域を形成することで信頼性を向上させることが可能となる。

【0049】本実施例において、 n 電極は $n\text{-AlGaIn}/n\text{-GaIn}$ 超格子コンタクト層606上に形成されている。先に述べたが、光が基板側に漏れないためには、エアギャップと n 光ガイド層との間は Al を含有する層で構成する必要がある。ところが、 n 電極を形成するための n コンタクト層に Al 組成の高いバルク層(単層)、例えば、 $n\text{-Al}_{0.05}\text{Ga}_{0.95}\text{N}$ 単層を用いると、抵抗率が約2倍に増加したり、コンタクト抵抗が増大したりして、半導体レーザの駆動電圧の増大を招いてしまう。実験の結果、例えば $n\text{-Al}_{0.1}\text{Ga}_{0.9}\text{N}/n\text{-GaIn}$ 超格子層の比抵抗は $n\text{-GaIn}$ 層の比抵抗とは

ば同じであることがわかった。これはn-GaN超格子層に形成された2次元電子ガスの移動度が大きいためである。さらに、超格子を構成する各層の膜厚を十分薄くする(例えば3nm程度)ことで、コンタクト抵抗もn-GaN層と同等であることがわかった。この時のドーピング濃度は $1 \times 10^{18} \text{ cm}^{-3}$ 程度である。

【0050】すなわち、超格子構造をコンタクト層に用いることで低電圧化を図ることができることになる。

【0051】なお、超格子層は、平均Al組成2%以上、膜厚 $\lambda/(4n)$ 以下であれば効果的である。ここで、nは層の屈折率である。

【0052】図1、図5、図6において、少なくとも活性層上部に位置する配線電極は厚さ5ミクロンの金からなり、放熱性を高めている。すなわち金属製の放熱体となっている。1ミクロン以上、望ましくは3ミクロン以上の金の放熱体を設けることでレーザ特性の向上、特に高温や高出力での駆動電流の低減に有効である。本発明のみではなく、他のGaN系レーザにおいても効果的であることは言うまでもない。

【0053】図1において、p-Al_{0.07}Ga_{0.93}Nクラッド層109が合体し合体部401を形成しているが、必ずしも合体する必要はなく、図5に示すような構造でも構わない。これは、実施の形態2でも同様であり、n-Al_{0.05}Ga_{0.95}N層607の上部は分かれていても構わない。

【0054】以上の実施例では非晶質絶縁膜の堆積にECRスパッタを用いている。SiNxの場合、原料として固体Si、反応性ガスにN₂、プラズマガスにArを用いている。非晶質絶縁膜の堆積にECRスパッタを用いることで、低温で良質の膜を得ることができる。

【0055】また、マスク材料としてSiNxを用いているが、その他の非晶質絶縁膜、例えばSiO₂、SiON、Al₂O₃、AlNO、TiO₂、ZrO₂、Nb₂O₅でも構わない。これらの膜はECRスパッタを用いることで比較的容易に得ることができる。

【0056】さらに、以上の実施例では基板にサファイアを用いた場合について説明したが、その他の基板、例えばSiC、NGO等を用いても本発明の効果は大きい。

【0057】

【発明の効果】以上説明したように、本発明のGaN系半導体素子の製造方法は、GaN系結晶をリッジ状に加工する工程と、リッジ側面とリセス底部とを非晶質絶縁膜で被覆する工程と、該GaN系結晶の表面に露出した部分を種結晶として活性層構造を積層する工程と、上記種結晶の上部に電極を形成する工程とを有しており、信頼性の高い半導体発光素子を簡便に作製することができる。

【0058】また、本発明のGaN系半導体素子の製造方法は、基板上に第一のクラッド層まで堆積する工程

と、該第一のクラッド層をリッジ状に加工する工程と、リッジ側面とリセス底部とを非晶質絶縁膜で被覆する工程と、表面に露出した部分を種結晶として活性層構造、第二のクラッド層を積層する工程と、リッジ状の第一のクラッド層の上部に電極を形成する工程を有しており、横モードの安定性が良く信頼性等の特性に優れた半導体レーザを歩留まり良く作製することができる。

【0059】また、本発明のGaN系半導体の製造方法は、基板上にGaN系結晶を堆積した後、該GaN系結晶をリッジ状に加工する工程と、リッジ側面とリセス底部とを非晶質絶縁膜で被覆する工程と、第二のGaN系結晶を堆積した後に該第二のGaN系結晶の上記非晶質絶縁膜の上部に第二のリッジ形成する工程と、該第二のリッジ側面とリセス底部とを非晶質絶縁膜で被覆する工程と、上記第二のGaN系結晶の表面に露出した部分を種結晶として活性層構造を積層する工程とをしており、簡便に転位等の欠陥の少ない領域を半導体レーザのキャリア注入領域として用いることができ、信頼性等の特性に優れた素子を歩留まり良く作製することができる。

【0060】また、本発明のGaN系半導体レーザは、1ミクロン以上の厚さ、望ましくは3ミクロン以上の厚さの配線電極が活性層上部に設けられており、レーザの放熱性を高めることで、高温や高出力での駆動電流の低減、ひいては更に信頼性を向上させることができる。

【図面の簡単な説明】

【図1】本発明に係る第一の実施の形態を示す半導体レーザの構造断面図

【図2】本発明に係る第1の実施の形態を示すGaN系半導体レーザの製造方法を工程順に示した構造断面図

【図3】本発明に係る第1の実施の形態を示すGaN系半導体レーザの製造方法を工程順に示した構造断面図

【図4】本発明に係る第1の実施の形態を示すGaN系半導体レーザの製造方法を工程順に示した構造断面図

【図5】本発明の実施の形態を示す半導体レーザの構造断面図

【図6】本発明に係る第二の実施の形態を示す半導体レーザの構造断面図

【図7】本発明に係る第2の実施の形態を示すGaN系半導体レーザの製造方法を工程順に示した構造断面図

【図8】本発明に係る第2の実施の形態を示すGaN系半導体レーザの製造方法を工程順に示した構造断面図

【図9】本発明に係る第2の実施の形態を示すGaN系半導体レーザの製造方法を工程順に示した構造断面図

【図10】本発明に係る第2の実施の形態を示すGaN系半導体レーザの製造方法を工程順に示した構造断面図

【図11】本発明に係る第2の実施の形態を示すGaN系半導体レーザの製造方法を工程順に示した構造断面図

【図12】従来のGaN系半導体レーザの素子断面図

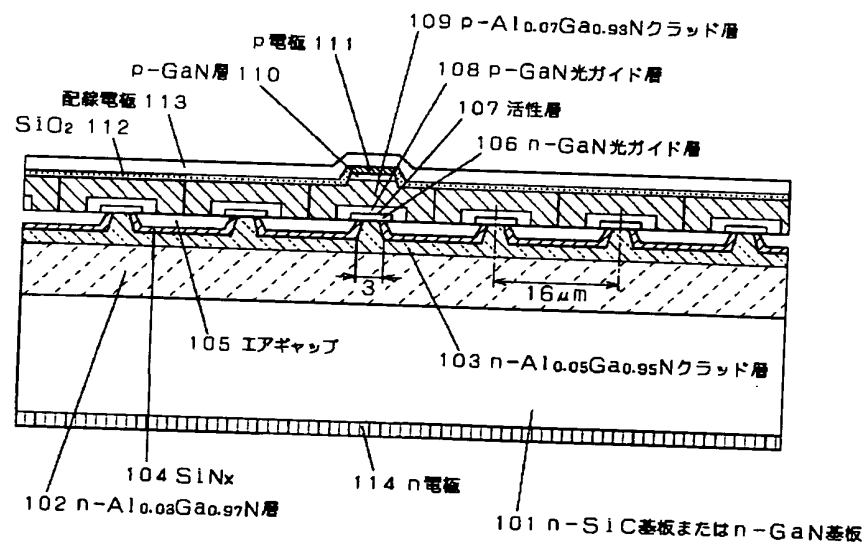
【図13】従来のELOG成長を用いたGaN系半導体レーザの素子断面図

【符号の説明】

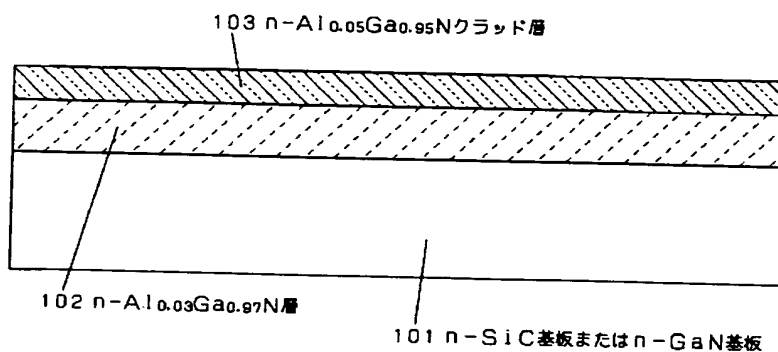
101 基板 ($n\text{-Ga}\text{N}$ または $n\text{-Si}\text{C}$)
 102 $n\text{-Al}_{0.03}\text{Ga}_{0.97}\text{N}$ 層
 103 $n\text{-Al}_{0.05}\text{Ga}_{0.95}\text{N}$ クラッド層
 104 SiN_x
 105 エアギャップ
 106 $n\text{-Ga}\text{N}$ 光ガイド層
 107 MQW活性層
 108 $p\text{-Ga}\text{N}$ 光ガイド層
 109 $p\text{-Al}_{0.07}\text{Ga}_{0.93}\text{N}$ クラッド層
 110 $p\text{-Ga}\text{N}$ 層
 111 p 電極
 112 絶縁膜 (SiO_2)
 113 配線電極
 114 n 電極
 401 合体部
 601 サファイア基板
 602 GaN 層
 603 SiN_x
 604 エアギャップ
 605 $n\text{-Al}_{0.03}\text{Ga}_{0.97}\text{N}$ 層
 607 $n\text{-Al}_{0.1}\text{Ga}_{0.9}\text{N}/n\text{-Ga}\text{N}$ コンタクト層
 608 SiN_x
 609 エアギャップ
 610 $n\text{-Ga}\text{N}$ 光ガイド層

611 MQW活性層
 612 $p\text{-Ga}\text{N}$ 光ガイド層
 613 $p\text{-Al}_{0.07}\text{Ga}_{0.93}\text{N}$ クラッド層
 614 $p\text{-Ga}\text{N}$ 層
 615 p 電極
 616 絶縁膜 (SiO_2)
 617 n 電極
 618 配線電極1
 619 配線電極2
 10 901 合体部1101 合体部
 1201 サファイア基板
 1202 バッファ層
 1203 $n\text{-Ga}\text{N}$ 層
 1204 $n\text{-AlGa}\text{N}$ クラッド層
 1205 $n\text{-Ga}\text{N}$ 光ガイド層
 1206 活性層
 1207 $p\text{-Ga}\text{N}$ 光ガイド層
 1208 $p\text{-AlGa}\text{N}$ クラッド層
 1209 $p\text{-Ga}\text{N}$ コンタクト層
 20 1210 p 電極
 1211 SiO_2
 1212 n 電極
 1301 GaN
 1302 SiO_2
 1303 GaN 層

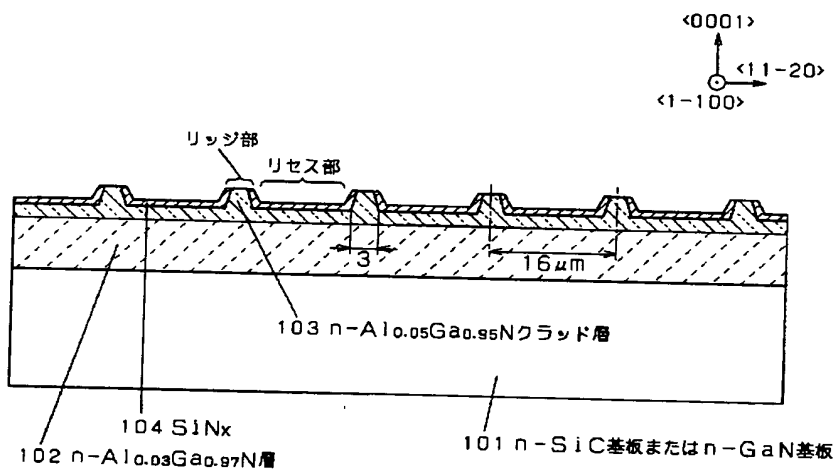
【図1】



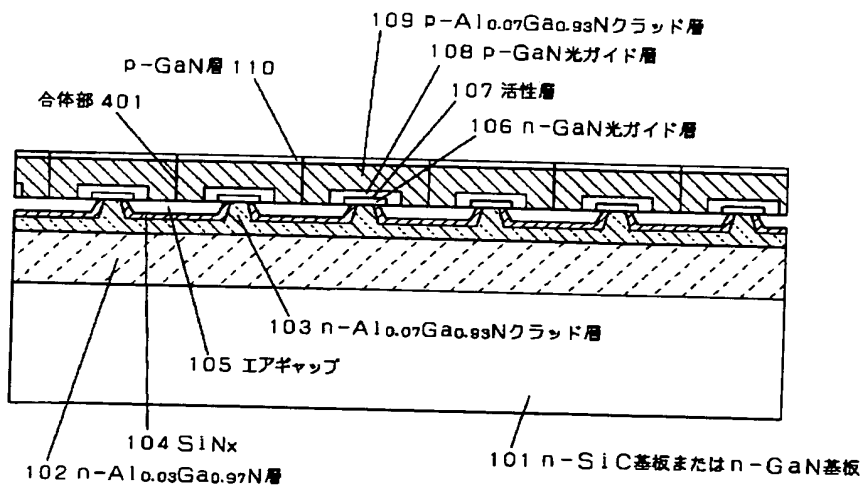
【図2】



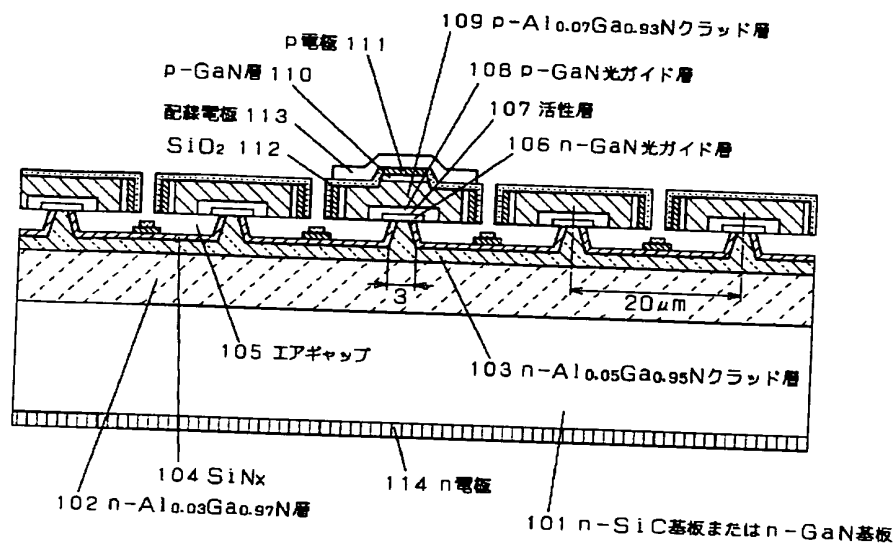
【図3】



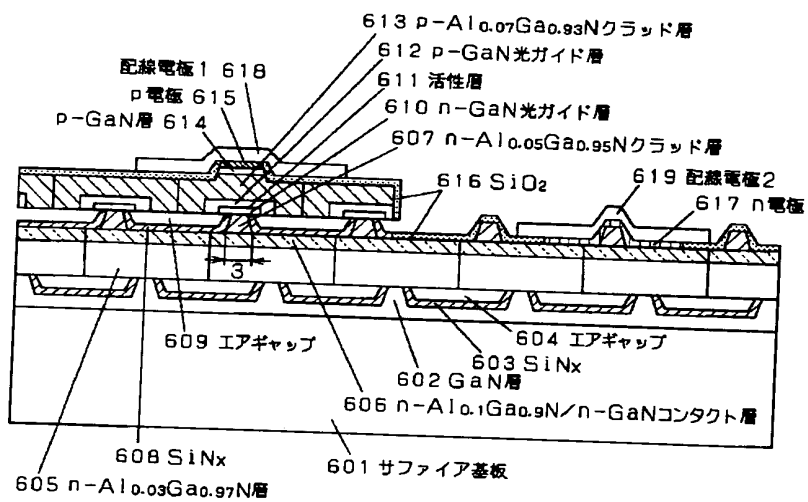
【図4】



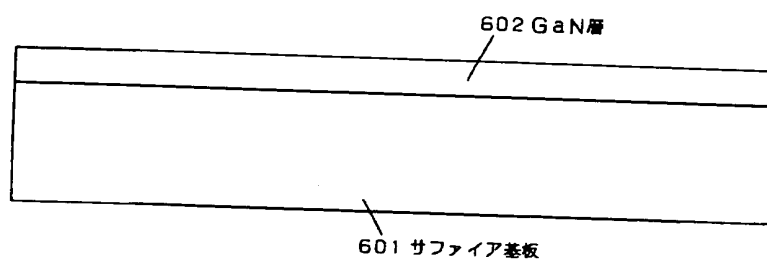
【図5】



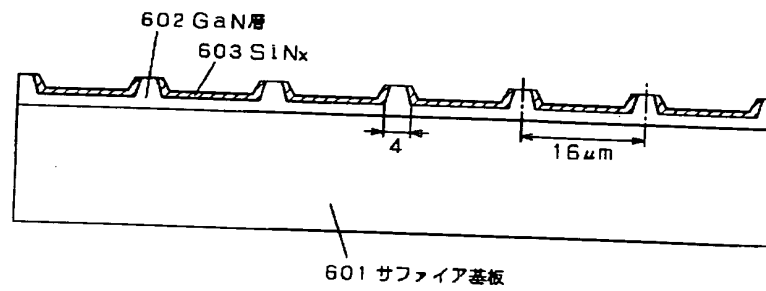
【図6】



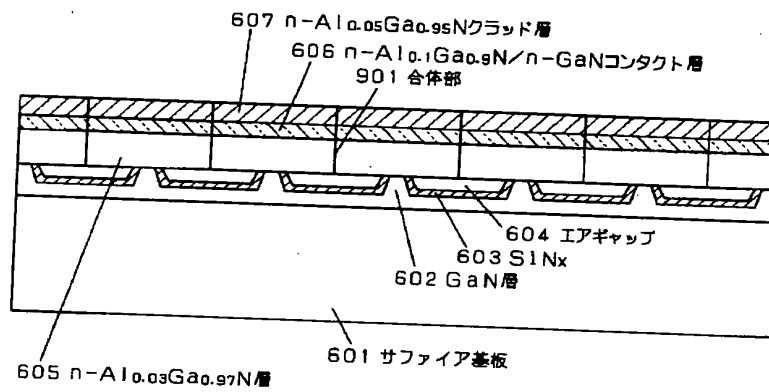
【図7】



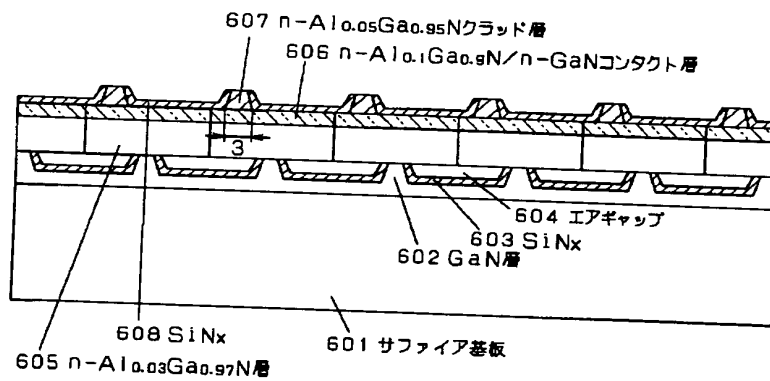
【图8】



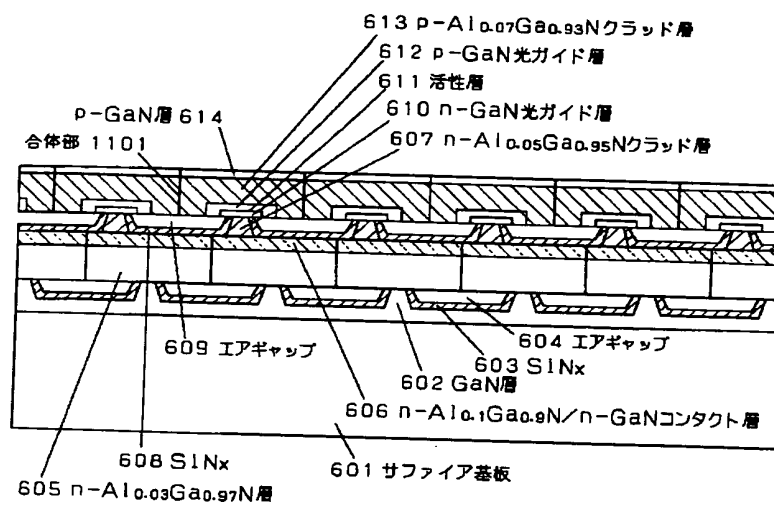
【図 9】



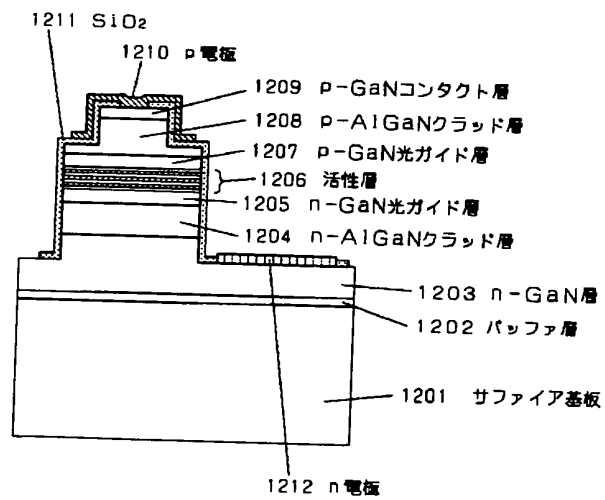
【図 10】



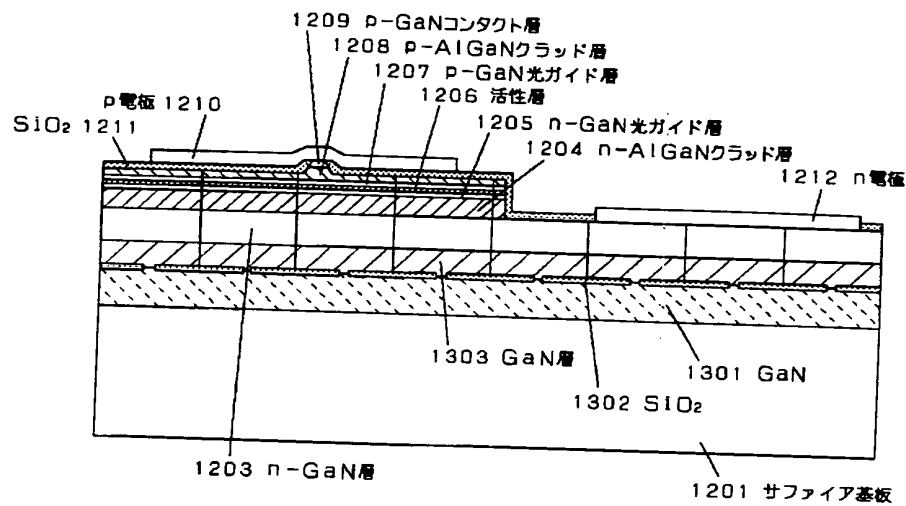
【图 1-1】



【图 12】



【図13】



フロントページの続き

(72)発明者 菅原 岳
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内
 (72)発明者 辻村 歩
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内
 (72)発明者 宮永 良子
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内

(72)発明者 桑 雅博
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内
 (72)発明者 伴 雄三郎
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内

Fターム(参考) 5F041 AA11 CA04 CA34 CA40 CA46
 CA64
 5F073 AA13 AA42 AA45 AA71 AA74
 CA07 CB02 CB04 DA05 DA24